



FIȘA DISCIPLINEI
ANUL UNIVERSITAR 2025 – 2026

1. DATE DESPRE PROGRAM

1.1. Instituția de învățământ superior	UNIVERSITATEA DIN CRAIOVA
1.2. Facultatea	Facultatea De Automatică, Calculatoare și Electronică
1.3. Departamentul	Automatică Și Electronică (D28)
1.4. Domeniul de studii	Ingineria Sistemelor
1.5. Ciclul de studii universitare	Licență
1.6. Forma de organizare	IF
1.7. Programul de studii	Automatică și Informatică Aplicată (cod L20601022010)

2. DATE DESPRE DISCIPLINĂ

DATE DESPRE DISCIPLINA										
2.1 Denumirea disciplinei				Analiza și sinteza dispozitivelor numerice						
2.2 Titularul activităților de curs				Conf. dr. ing. Florin STÎNGĂ						
2.3 Titularul activităților aplicative				Ș.l. dr. ing. Andreea IACOB						
2.4 Anul de studiu	2	2.5 Semestrul	3	2.6 Tipul disciplinei (conținut) ³	DD	2.7 Regimul disciplinei (obligativitate) ⁴	DI	2.8 Tipul de evaluare	E	

3. TIMPUL TOTAL ESTIMAT (ore pe semestru al activităților didactice)

3.1 Număr de ore pe săptămână	5	din care: 3.2 curs	3	3.3 seminar/laborator	2
3.4 Total ore din planul de învățământ	70	din care: 3.5 curs	42	3.6 seminar/laborator	28
3.7 Distribuția fondului de timp					ore
▪ Studiul după manual, suport de curs, bibliografie și notițe					22
▪ Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren					20
▪ Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri					18
▪ Tutoriat					-
▪ Examinări					3
▪ Alte activități: consultații, cercuri studențești					17
Total ore activități individuale	80				
3.8 Total ore pe semestru ⁵	150				
3.9 Numărul de credite ⁶	6				

4. PRECONDIȚII (acolo unde este cazul)

4.1 de curriculum	Studentul trebuie să posedă cunoștințe de specialitate dobândite la următoarele discipline: Programarea calculatoarelor și limbaje de programare, Ingineria sistemelor de programe.
4.2 de competențe	Nu sunt necesare.

5. CONDIȚII (acolo unde este cazul)

5.1. de desfășurare a cursului	Predarea cursului se face folosind videoproiectorul. Pentru unele explicații și răspunsuri la întrebări din sală se folosește tabla. Se asigură suport de curs în format electronic și acces la documentații actualizate. Procesul de predare are următoarea structură: 70% prezentare teoretică, pe baza suportului de curs (slide-uri) 30% activitate interactivă (discuții cu studenții)
5.2. de desfășurare a seminarului/ laboratorului/proiectului	Seminarul se realizează la tablă fiind însoțit, pentru o mai bună înțelegere, de exemple concludente. Laboratorul se realizează într-o rețea de calculatoare, unde sunt proiectate și simulate diferite circuite logice.

6. Obiectivele disciplinei - rezultate așteptate ale învățării la formarea cărora contribuie parcurgerea și promovarea disciplinei

Cunoștințe	Studentul/absolventul descrie, identifică, sumarizează concepte și metode referitoare la sisteme numerice în general și modul lor de aplicare în probleme concrete, folosind instrumente specifice.
Aptitudini (Abilități)	Studentul/absolventul aplică tehnici și metode matematice adecvate de rezolvare a problemelor uzuale din ingineria sistemelor, cu accent pe metodele bazate pe logică. Studentul selectează și aplică metode și tehnici științifice specifice în elaborarea și implementarea proiectelor din domeniul ingineriei sistemelor și analizează nivelul de documentare științifică și potențialul avantajelor și dezavantajelor metodelor și procedeeelor propuse. Studentul aplică concepte fundamentale privind proiectarea și analiza circuitelor logice combinaționale și secvențiale.
Responsabilitate și autonomie	Studentul/absolventul derulează procese din managementul proiectelor de ingineria sistemelor, cu preluarea diferitelor roluri în echipă și descrierea clară și concisă, verbal și în scris, a rezultatelor. Studentul/absolventul practică raționamentul logic, evaluarea și autoevaluare în luarea deciziilor privind alegerea metodelor și instrumentelor adecvate pentru analiza și sinteza circuitelor logice combinaționale și secvențiale.

7. Conținuturi

7.1. CURS	Modalitatea de desfășurare	Metode de predare	Fond de timp alocat (ore)
1. Sisteme de numerație și coduri 1.1. Sisteme de numerație. 1.2. Conversia bazei de numerație. 1.3. Coduri numerice.	Online sincron (săptămâna 1)	Cursul este predat folosind videoproiectorul fiind însoțit, pentru o mai bună înțelegere de multe exemple teoretice și practice. La finalul prezentării cursului se asigură suport de curs în format electronic și tipărit. Procesul de predare are următoarea structură: 70% prezentare teoretică și exemplificări 30% activitate interactivă (discuții cu studenții)	3
2. Noțiuni de algebră booleană 2.1 Teoremele algebrei booleene. 2.2 Reprezentarea funcțiilor booleene. 2.3 Forme canonice. 2.4 Diagrama Karnaugh. 2.5 Minimizarea funcțiilor booleene.	Online sincron (săptămânile 2-3)		6
3. Familii de circuite logice. 3.1 Circuite logice cu diode și tranzistoare. 3.2 Circuite logice integrate unipolare. 3.3 Circuite logice integrate bipolare.	Față în față (săptămânile 4-5)		6
4. Circuite logice combinaționale. 4.1. Analiza circuitelor logice combinaționale. 4.2. Analiza circuitelor logice combinaționale realizate cu porți inversoare. 4.3. Sinteza circuitelor logice combinaționale.	Față în față (săptămânile 6-8)		9
5. Exemple de circuite logice combinaționale. 5.1. Decodificatoare. 5.2. Demultiplexoare. 5.3. Multiplexoare. 5.4. Comparatoare.	Față în față (săptămânile 9-11)		9
6. Circuite logice secvențiale. 6.1. Circuite basculante bistabile. 6.2. Circuite basculante bistabile de tip D. 6.3. Circuite basculante bistabile de tip T. 6.4. Circuite basculante bistabile R-S. 6.5. Circuite basculante bistabile J-K.	Față în față (săptămâna 12)		3

6.6. Analiza circuitelor logice secvențiale.			
7. Structuri logice programabile combinaționale.	Față în față (săptămânile 13-14)		6
7.1. Circuit PROM.			
7.2. Circuit PLA. Exemple de circuite PLA.			
7.3. Circuit PAL. Exemple de circuite PAL.			
Bibliografie:			
1. Morar, A., Diaconescu T. <i>Analiza și sinteza dispozitivelor numerice – Note de curs</i> , Tg. Mureș, 2003.			
2. Rafiquzzaman M. <i>Fundamentals of Digital logic and Microcomputers design</i> , John Wiley & Sons, New Jersey. 2005.			
3. Steven T. Karris, <i>Digital Circuit Analysis and Design with Simulink Modeling and Introduction to CPLDs and FPGAs</i> , Orchard Publications, 2007.			

7.2. Seminar	Modalitatea de desfășurare	Metode de predare	Fond de timp alocat (ore)
1. Sisteme de numerație și coduri.	Online sincron (săptămâna 1)	Seminarul este predat folosind tabla. Procesul de predare are următoarea structură: 70% prezentare teoretică și exemplificări 30% activitate interactivă (discuții cu studenții)	2
2. Algebra booleană.	Online sincron (săptămânile 2-3)		4
3. Circuite logice combinaționale.	Față în față (săptămâna 4)		2
4. Exemple de circuite logice combinaționale (Codificator, decodificator, multiplexor, demultiplexor).	Față în față (săptămânile 5-6)		4
5. Circuite secvențiale.	Față în față (săptămâna 7)		2
Bibliografie:			
1. Morar, A., Diaconescu T. <i>Analiza și sinteza dispozitivelor numerice – Note de curs</i> , Tg. Mureș, 2003.			
2. Rafiquzzaman M. <i>Fundamentals of Digital logic and Microcomputers design</i> , John Wiley & Sons, New Jersey. 2005.			
3. Steven T. Karris, <i>Digital Circuit Analysis and Design with Simulink Modeling and Introduction to CPLDs and FPGAs</i> , Orchard Publications. 2007.			

7.3. Laborator	Modalitatea de desfășurare	Metode de predare	Fond de timp alocat (ore)
1. Sisteme de numerație. Conversii între bazele de numerație realizate în mediul Matlab.	Online sincron (săptămâna 1)	Lucrările de laborator se realizează punând la dispoziția studenților platforme de laborator (existente pe site-ul facultății) și a programelor de simulare pe calculator. Activități: -prezentarea temei, -discuții euristice, -întrebări, -simularea utilizând calculatorul 70% prezentare teoretică și exemplificări 30% activitate interactivă (discuții cu studenții)	2
2. Algebra booleană. Operații și porți logice. Implementarea diagramelor logice în mediul Simulink.	Online sincron (săptămânile 2-3)		4
3. Circuite logice combinaționale implementate în mediul Simulink.	Față în față (săptămâna 4)		2
4. Exemple de de circuite logice combinaționale implementate în mediul Simulink.	Față în față (săptămânile 5-6)		4
5. Circuite logice secvențiale (circuite bistabile D, T, RS, JK) implementate în mediul Simulink.	Față în față (săptămâna 7)		2
Bibliografie:			
1. Morar, A., Diaconescu T. <i>Analiza și sinteza dispozitivelor numerice – Note de curs</i> , Tg. Mureș, 2003.			
2. Rafiquzzaman M. <i>Fundamentals of Digital logic and Microcomputers design</i> , John Wiley & Sons, New Jersey. 2005.			
3. Steven T. Karris, <i>Digital Circuit Analysis and Design with Simulink Modeling and Introduction to CPLDs and FPGAs</i> , Orchard Publications, 2007.			
4. Matlab/Simulink UserGuide 2024.			

8. COROBORAREA CONȚINUTURILOR DISCIPLINEI CU AȘTEPTĂRILE REPREZENTANȚILOR COMUNITĂȚII EPISTEMICE, ASOCIAȚIILOR PROFESIONALE ȘI ANGAJATORI REPREZENTATIVI DIN DOMENIUL AFERENT PROGRAMULUI

Conținutul disciplinei a fost discutat cu reprezentanții: ▪ SC FORVIA Romania ▪ CONTINENTAL Sibiu

9. EVALUARE

Tip activitate	9.1 Criterii de evaluare	9.2 Metode de evaluare	9.3 Pondere din nota finală
9.4 Curs	- Înțelegerea fundamentelor teoretice corespunzătoare circuitelor numerice bazate pe logică. - Capacitatea de a realiza conexiuni între noțiunile predate.	- Examen scris final	80%
9.5 Activități aplicative Seminar/Laborator	- Soluțiile aplicațiilor se prezintă și se discută în cadrul grupei	- Verificare pe parcurs	20%
9.6 Standard minim de performanță (volumul de cunoștințe minim necesar pentru promovarea disciplinei și modul în care se verifică stăpânirea lui)			
▪ Obținerea a minim 50% din punctajul verificărilor pe parcurs și examenului final; ▪ Calculul notei finale se face prin rotunjirea la notă întreagă a punctajului final.			

Data completării: 29.09.2025

Titular curs și activități aplicativ

Conf. dr. ing. Florin Stîngă

Titulari activități aplicative,

S.l. dr. ing. Andreea Iacob

Data avizării în departament: 29.09.2025

Director de departament

Conf. dr. ing. Cătălin Constantinescu

Decan,

Prof. dr. ing. Dorin Șendrescu